

Streszczenie rozprawy doktorskiej mgr. inż. Cezarego Kołacińskiego

Wielokanałowe, scalone systemy odczytowe dla detektorów THz opartych o tranzystory polowe, pobudzanych niemodulowaną wiązką promieniowania

Celem pracy było zaprojektowanie, wytworzenie oraz charakteryzacja scalonego układu odczytowego, dedykowanego do współpracy z wyskorezystywnymi detektorami promieniowania THz, opartymi o tranzystory FET. Układ powinien zapewniać odczyt słabych, wolnozmiennych sygnałów napięciowych, umożliwiać pomiary w systemach korzystających z terahercowych źródeł niemodulowanych, a także posiadać skalowalną architekturę, którą w prosty sposób będzie można rozszerzyć o dodatkowe kanały przetwarzania sygnału. Niezależnie od sformułowanego celu pracy, jej **tezą** była możliwość zastąpienia kłopotliwej i obdarzonej licznymi wadami techniki detekcji fazoczułej przez wyspecjalizowany układ scalony.

Początek dysertacji ma za zadanie zarówno jasno nakreślić motywację, tezę oraz cel pracy, jak i umiejscowić podejmowaną przez nią tematykę w konkretnym obszarze rozległej dziedziny, jaką jest technologia terahercowa. W związku z tym, rozprawa zaczyna się od krótkiego przedstawienia historii, podstawowych właściwości oraz potencjalnych zastosowań promieniowania terahercowego. Następnie ma miejsce zdefiniowanie przytoczonych w poprzednim akapicie celu oraz tezy, a dalsza część pracy skupia się na opisie przeprowadzonych badań oraz sformułowaniu wynikających z nich wniosków.

Punktem wyjścia dla opisanych w rozprawie prac autora są wnioski wyciągnięte z jego pracy magisterskiej, której tematyka również dotyczyła układów odczytowych dla tranzystorowych detektorów promieniowania THz. Bazując na osiągniętych wtedy rezultatach oraz wstępnych założeniach, autor opisuje projekt struktury scalonej, której celem była współpraca z pojedynczym detektorem promieniowania terahercowego. Układ bazuje na koncepcji wzmacniacza z przetwarzaniem (ang. *chopper amplifier*), który dzięki modulacji wolnozmiennego sygnału wejściowego, realizuje wzmacnianie sygnału w wąskim zakresie wyższych częstotliwości, ograniczając wpływ szumów 1/f oraz wejściowego napięcia niezrównoważenia.

Po udanej weryfikacji na drodze symulacji oraz pomiarów fizycznie wytworzonych chipów, autor przechodzi do projektu kolejnego układu scalonego, który tym razem ma za zadanie przetwarzać sygnały pochodzące z ośmio-elementowej linijki tranzystorowych detektorów THz. Druga struktura bazuje na rozwiązaniach układowych pozytywnie zweryfikowanych dzięki pomiarom pierwszego układu, wprowadza jednak pewne istotne ulepszenia – zawęża pasmo przetwarzania sygnału oraz rozszerza koncepcję wzmacniacza przetwarzaniem na potrzeby przetwarzania wielokanałowego. Opis struktury ponownie wieńczę wyniki symulacji oraz pomiarów wytworzonych struktur scalonych.

Istotną częścią pracy jest rozdział dotyczący potencjalnych, alternatywnych zastosowań opracowanego w ramach rozprawy rozwiązania, w którym autor – na drodze eksperymentalnej – wykazuje, że scalony wzmacniacz z przetwarzaniem z powodzeniem może być stosowany do przetwarzania dowolnych, niskonapięciowych, wolnozmiennych sygnałów napięciowych. Potwierdzeniem tej tezy są zamieszczone w rozprawie wyniki doświadczeń związanych z przetwarzaniem biopotencjałów pochodzenia roślinnego oraz sygnału EEG.

Na zakończenie pracy autor podsumowuje uzyskane wyniki i konfrontuje je z założonym na początku dysertacji celem oraz tezą. Dalej przedstawiona jest perspektywa dalszych badań dotyczących tematyki poruszanej przez rozprawę. Na ostatnich stronach umieszczone zostały dwa załączniki: pierwszy zawiera skrócony opis kolejnej wersji wielokanałowej struktury scalonej, w której dokonano kilku ulepszeń względem poprzedniczki (jednak nie ma ona bezpośredniego związku z celem oraz tezą pracy), zaś drugi jest krótką dyskusją na temat alternatywnego sposobu przetwarzania sygnału z tranzystorowych detektorów THz.

Abstract of the PhD dissertation of MSc Cezary Kołaciński

Multichannel, integrated readout systems for FET-Based THz detectors, illuminated by unmodulated beam

The **aim** of the thesis was to develop and characterize the integrated readout circuit, targeted for high-resistive, FET-Based THz detectors. Designed circuit should provide proper signal processing of low-voltage, low-frequency signals, ensure measurements performed with an unmodulated THz beam and have a scalable architecture, easy to enhance for multichannel processing. Regardless of mentioned aim, the possibility to replace the problematic phase sensitive detection (PSD) with a dedicated integrated circuit was the **thesis** of this dissertation.

The beginning of this work has a task of outlining the dissertation motivation, thesis and aim. It should also place the mentioned subject matter in the particular domain of the wide area of terahertz technology. Therefore, the dissertation starts with the briefly review of the THz radiation history, main properties and potential applications. Next, the already mentioned aim and thesis are defined, and the rest of the work is then focused on the description of performed research and achieved results.

The conclusions from the author's MSc thesis – which also has been related to the readout circuits for FET-Based THz detectors – have been the starting points of the performed works, described in this dissertation. The author presents the design of the integrated circuit, targeted for the single THz detector and based on the former results together with some preliminary assumptions. Proposed circuit utilizes the chopper amplifier concept, which provides the reduction of the $1/f$ noise and input offset voltage. This is achieved due to the internal input signal modulation and narrow-band amplification process.

After the positive verification, provided by the simulations and measurements of the fabricated chips, the author moves to the design of the next readout circuit. This time it is aimed at multichannel signal processing – designed solution should be able to process the signal from an 8-element pixel line of FET-Based detectors. Second integrated structure is based on the positively verified solutions from the first chip, but it also improves some of the circuit functionalities – the bandwidth has been narrowed and the chopper amplifier concept has been enhanced for multichannel signal processing. The design description ends with the simulation and measurement results.

The chapter dealing with the potential, alternative applications for the proposed solution is important part of the dissertation. In this section, the author proves that the integrated chopper amplifier can be successfully used in the processing of any low-amplitude, low-frequency voltage signals. Presented results, achieved during the measurements of plants biopotentials and EEG signal, are the confirmation of this thesis.

At the end of this dissertation, the author concludes achieved result, in a respect to the previously defined aim and thesis. Next, the possible future development of the performed work is presented and discussed. At the last pages, two appendixes have been attached. The first one consists shorted description of the next multichannel readout IC, which is the improved version of the previous chip (but has no direct connection with the aim and goal defined in this work). The second appendix contains some briefly discussion about the alternative way for the processing of the FET-based detectors response.